

JANUARY- 2023
B.Tech.III SEMESTER
Digital Electronics (ESC-302/ESCH-302)

समय : 3 घंटे

अधिकतम अंक : 75

निर्देश:

1. भाग - क के सभी प्रश्नों (प्रत्येक 1.5 अंक) का उत्तर संक्षेप में देना आवश्यक है।
2. भाग - ख से किन्हीं चार प्रश्नों के उत्तर विस्तार से दीजिए।
3. एक प्रश्न के विभिन्न उप-भागों को एक दूसरे के निकट उत्तर देने का प्रयास कीजिए।

भाग - क

- Q1 (a) वोलेटाइल (volatile) और नॉन वोलेटाइल (non volatile) मेमोरी को परिभाषित कीजिए। (1.5)
- (b) रूपांतरित कीजिए $(109.125)_{10} = (?)_2$ (1.5)
- (c) डिकोडर (Decoder) की परिभाषा दीजिए। (1.5)
- (d) मॉड्यूलस काउंटर (Modulus Counter) से क्या तात्पर्य है? (1.5)
- (e) लॉजिक गेट्स के उपयोग के सम्बंध में सी एम ओ एस लॉजिक कुल (CMOS logic families) के क्या लाभ हैं? (1.5)
- (f) 4 : 1 मल्टीप्लेक्सर का तर्क आरेख (logic diagram) बनाइए। (1.5)
- (g) ए डी सी (ADC) की महत्वपूर्ण विशिष्टताओं की सूची लिखिए। (1.5)
- (h) J-K फ्लिप-फ्लॉप का तर्क आरेख (logic diagram) बनाइए। (1.5)
- (i) यदि एक 8 - बिट DAC में 0 से 5.12 V तक की सम्पूर्ण वोल्टेज रेंज है तो प्रति बिट आउटपुट परिवर्तन क्या होगा। (1.5)
- (j) अनुक्रमिक स्मृति (sequential memory) से क्या तात्पर्य है ?

भाग - ख

- Q2 (a) के-मैप (K-map) का उपयोग करके निम्नलिखित फलन (function) को व्याख्या करें। (10)
 $F(A,B,C,D) = \sum m(0,1,2,3,5,7,8,9,11,14)$
- (b) केवल NAND गेट्स (NAND-Gates) का उपयोग करके अर्ध - योजक (half-adder) और पूर्ण-योजक (full-adder) डिजाइन करें। (5)

- Q3 (a) RS फ्लिप-फ्लॉप (RS flip-flop) को D फ्लिप-फ्लॉप (D flip-flop) में रूपांतरित कीजिए। (5)
- (b) उपयुक्त चित्र की सहायता से ऊर्मि गणक (Ripple counter) की कार्यप्रणाली समझायिए। (10)

- Q4 (a) डेमोर्गन प्रमेय (Demorgan's theorem) का प्रयोग करके बूलियन व्यंजक (Boolean expression using) को सरल कीजिए।
 $Y(A,B) = (A+B)(A+B)$
- (b) केवल सार्वत्रिक गेट (universal gates) का उपयोग करके बूलियन व्यंजक का कार्यान्वयन कीजिए (3)
 $Y = ((A+B) C)$
- (c) निम्न बूलियन व्यंजक को मानक SOP में बदलें (3)
 $Y (A, B, C) = AB + AC + BC$

- (d) [REDACTED] सी एम ओ एस (CMOS) और टी टी एल (TTL) युक्तियों (Devices) को जोड़ने की विधि समझाइए।
- (e) रूपांतरित कीजिए $(762.231)_8 = ()_{10}$ (3)

Q5 (a) प्रोग्रामेबल लॉजिक ऐरे (PLA) को समझाइए और PLD के लाभ सूचीबद्ध कीजिए। (5)

(b) डायनेमिक रैम सेल की कार्यप्रणाली को संक्षेप में समझाइए। MROM, PROM, EPROM, EEPROM को भी समझाइए। (10)

Q6 (a) 8:1 MUX का उपयोग करके निम्नलिखित फलन को कार्यान्वित करें। (10)
 $F(A, B, C, D) = \sum m(0, 1, 3, 4, 7, 8, 9, 11, 14, 15)$

(b) 4-बिट SISO शिफ्ट रजिस्टर की कार्यप्रणाली समझाइए। (5)

Q7 3-बिट फ्लैश एडीसी (3-bit flash ADC) या समानांतर तुलनित्र एडीसी (parallel comparator ADC) को उपयुक्त आरेख और सत्य तालिका के साथ समझाइए। इसके लाभ और हानियों को सूचीबद्ध कीजिए। (15)
